



日本国特許庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日 2003年 3月31日  
Date of Application:

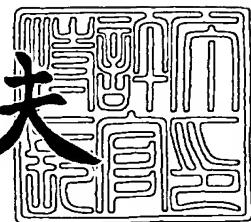
出願番号 特願2003-097504  
Application Number:  
[ST. 10/C] : [JP2003-097504]

出願人 セイコーエプソン株式会社  
Applicant(s):

2003年12月 5日

特許庁長官  
Commissioner,  
Japan Patent Office

今井康夫



出証番号 出証特2003-3101080



【書類名】 特許願

【整理番号】 J0096056

【あて先】 特許庁長官 殿

【国際特許分類】 H01L 27/10

【発明者】

【住所又は居所】 長野県諏訪市大和 3 丁目 3 番 5 号 セイコーホーリン株式会社内

【氏名】 城 宏明

【特許出願人】

【識別番号】 000002369

【氏名又は名称】 セイコーホーリン株式会社

【代理人】

【識別番号】 100095728

【弁理士】

【氏名又は名称】 上柳 雅譽

【連絡先】 0266-52-3528

【選任した代理人】

【識別番号】 100107076

【弁理士】

【氏名又は名称】 藤綱 英吉

【選任した代理人】

【識別番号】 100107261

【弁理士】

【氏名又は名称】 須澤 修

【手数料の表示】

【予納台帳番号】 013044

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0109826

【プルーフの要否】 要



【書類名】 明細書

【発明の名称】 電子装置、素子基板、電気光学装置、電気光学装置の製造方法  
及び電子機器

【特許請求の範囲】

【請求項 1】 複数の第1の信号線と複数の第2の信号線との交差部に対応して複数の単位回路を備えた電子装置であって、

前記複数の単位回路の各々は、

第1の端子と第2の端子とを備え、前記第1の端子に印加される駆動電圧、または、前記第1の端子と前記第2の端子との間に流れる駆動電流により駆動される電子素子と、

前記駆動電圧または前記駆動電流を制御する能動素子と、を備え、

前記複数の単位回路は、前記電子素子及び前記能動素子のうち、少なくともいずれかを2個以上含む単位回路を含んでいることを特徴とする電子装置。

【請求項 2】 請求項1に記載の電子装置において、

さらに複数の電源線を含み、

前記能動素子は、前記電子素子と前記複数の電源線の対応する一つの電源線との間に電気的に接続されていることを特徴とする電子装置。

【請求項 3】 複数の走査線と複数のデータ線との交差部に対応して複数の単位画素が設けられた電気光学装置であって、

前記複数の画素回路の各々は、

第1の端子と第2の端子とを備え、前記第1の端子に印加される駆動電圧、または、前記第1の端子と前記第2の端子との間に流れる駆動電流により駆動される電気光学素子と、

前記駆動電圧または前記駆動電流を制御する能動素子と、を備え、

前記複数の画素回路は、前記電気光学素子及び前記能動素子のうち、少なくともいずれかを2個以上含む画素回路を含んでいることを特徴とする電気光学装置。

【請求項 4】 複数の走査線と複数のデータ線との交差部に対応して複数の単位画素が設けられた電気光学装置であって、



前記複数の単位画素の各々は、

電気光学素子と、

前記電気光学素子に供給される駆動電圧または駆動電流を制御する制御用電子素子と、を複数含み、

前記複数の単位画素は、前記電気光学素子と電気的に切断された前記制御用電子素子を含むことを特徴とする電気光学装置。

**【請求項 5】** 請求項 3 または 4 に記載の電気光学装置において、

前記複数の電気光学素子の各々は、EL 素子であることを特徴とする電気光学装置。

**【請求項 6】** 請求項 5 に記載の電気光学装置において、

前記EL 素子は、有機EL 素子であることを特徴とする電気光学装置。

**【請求項 7】** 複数の走査線と複数のデータ線との交差部に対応して複数の単位画素が設けられた電気光学装置であって、

前記複数の単位画素の各々は、電気光学材料が配置された電気光学材料配置領域を複数含み、

前記複数の単位画素は、前記複数の電気光学材料配置領域のうち前記電気光学材料が機能を発現しない電気光学材料配置領域を含む単位画素を含むことを特徴とする電気光学装置。

**【請求項 8】** 請求項 7 に記載の電気光学装置において、

前記電気光学材料は、有機材料であることを特徴とする電気光学装置。

**【請求項 9】** 透明基板に、

第 1 の端子と第 2 の端子との間に供給される電圧レベル、または、前記第 1 の端子と前記第 2 の端子との間に供給される電流レベルに依存して、光学特性または電気特性が変化する 1 つ電子回路を構成する複数の電子素子を形成するための素子形成領域と、

電気信号に応じた前記電圧レベルまたは前記電流レベルを前記各電子素子の第 1 の端子に供給する前記電子回路を構成するトランジスタを含む駆動回路を形成する回路形成領域と

を備え、

前記素子形成領域の中央部に配置し、その素子形成領域の周囲に前記回路形成領域を配置したことを特徴とする素子基板。

【請求項 10】 請求項 9 に記載の素子基板において、

前記素子形成領域には電子素子が形成されていることを特徴とする素子基板。

【請求項 11】 複数の走査線と複数のデータ線との交差部に対応して複数の単位画素が設けられ、前記複数の単位画素の各々に電気光学材料が配置された電気光学材料配置領域と、前記電気光学材料配置領域の機能を制御する複数の能動素子を備えた電気光学装置の製造方法において、

前記複数の電気光学材料配置領域のうち機能を発現しない電気光学材料配置領域と前記能動素子との電気的接続を切断する工程を含むことを特徴とする電気光学装置の製造方法。

【請求項 12】 請求項 10 または 11 に記載の電気光学装置の製造方法において、

前記電気光学材料配置領域と前記能動素子との電気的接続の切断は、レーザによって行われるようにしたことを特徴とする電気光学装置の製造方法。

【請求項 13】 請求項 1 または 2 に記載の電子装置を実装したことを特徴とする電子機器。

【請求項 14】 請求項 3 乃至 8 のいずれか一つに記載の電気光学装置を実装したことを特徴とする電子機器。

【請求項 15】 請求項 9 または 10 に記載された素子基板を実装したこと特徴とする電子機器。

【請求項 16】 請求項 11 または 12 に記載された電気光学装置の製造方法を用いて製造されたことを特徴とする電子機器。

#### 【発明の詳細な説明】

##### 【0001】

##### 【発明の属する技術分野】

本発明は、電子装置、素子基板、電気光学装置、電気光学装置の製造方法及び電子機器に関するものである。

##### 【0002】

**【従来の技術】**

電気光学装置の一つに、有機EL素子といった電流駆動型電子素子を備えた電気光学装置がある。前記電気光学装置においては、その表示パネル部上に複数の有機EL素子を備えた画素がマトリクス状に配置されている。各画素は、データ線駆動回路とデータ線を介して接続されている。そして、各画素に所定のタイミングでデータ線駆動回路から出力されるデータ信号が供給され、そのデータ信号の電流レベルに応じた有機EL素子が発光するようになっている。（例えば、特許文献1参照）。

**【0003】****【特許文献1】**

国際公開第WO98/36407号パンフレット

**【0004】****【発明が解決しようとする課題】**

しかしながら、前記電気光学装置では、各画素を構成する有機EL素子等の製造バラツキによって、その表示品位が劣化してしまうことがある。例えば、有機EL素子の形成が良好に行われず、その結果、前記有機EL素子が形成された画素形成領域が、常時、黒く表示されてしまう場合がある。その結果、電気光学装置の表示品位が劣化してしまう。

**【0005】**

本発明の目的は、製造バラツキが発生しても精度良く制御することができる電子装置、素子基板、電気光学装置、電気光学装置の製造方法及び電子機器提供することにある。

**【0006】****【課題を解決するための手段】**

本発明の電子装置は、複数の第1の信号線と複数の第2の信号線との交差部に対応して複数の単位回路を備えた電子装置であって、前記複数の単位回路の各々は、第1の端子と第2の端子とを備え、前記第1の端子に印加される駆動電圧、または、前記第1の端子と前記第2の端子との間に流れる駆動電流により駆動される電子素子と、前記駆動電圧または前記駆動電流を制御する能動素子と、を備

え、前記複数の単位回路は、前記電子素子及び前記能動素子のうち、少なくともいずれかを2個以上含む単位回路を含んでいる。

#### 【0007】

これによれば、単位回路を構成する電子素子または能動素子のうちのいずれかが不良によって駆動しなくても正常に駆動する単位回路を備えた電子装置を提供することができる。

#### 【0008】

この電子装置において、さらに複数の電源線を含み、前記能動素子は、前記電子素子と前記複数の電源線の対応する一つの電源線との間に電気的に接続されていてもよい。

#### 【0009】

これによれば、複数の電源線を介して駆動電力が供給される電子素子または能動素子を備えた電子装置において、その電子素子または能動素子のうちのいずれかが不良によって駆動しなくても駆動する電子装置を提供することができる。

#### 【0010】

本発明の電気光学装置は、複数の走査線と複数のデータ線との交差部に対応して複数の単位画素が設けられた電気光学装置であって、前記複数の画素回路の各々は、第1の端子と第2の端子とを備え、前記第1の端子に印加される駆動電圧、または、前記第1の端子と前記第2の端子との間に流れる駆動電流により駆動される電気光学素子と、前記駆動電圧または前記駆動電流を制御する能動素子と、を備え、前記複数の画素回路は、前記電気光学素子及び前記能動素子のうち、少なくともいずれかを2個以上含む画素回路を含んでいる。

#### 【0011】

これによれば、単位画素を構成する電気光学素子が不良のため駆動しなくても、その電気光学素子を能動素子から切断することで、他の電気光学素子を正常に駆動させることができる。また、単位画素を構成する能動素子が不良のため駆動しなくても、その能動素子を電気光学素子から切断することで、他の正常に駆動する能動素子によって前記電気光学素子を制御することができる。

従って、電気光学素子または能動素子が不良のため、その画素形成領域が、常

時、黒く表示されてしまうことはない。

#### 【0012】

本発明の電気光学装置は、複数の走査線と複数のデータ線との交差部に対応して複数の単位画素が設けられた電気光学装置であって、前記複数の単位画素の各々は、電気光学素子と、前記電気光学素子に供給される駆動電圧または駆動電流を制御する制御用電子素子と、を複数含み、前記複数の単位画素は、前記電気光学素子と電気的に切断された前記制御用電子素子を含む。

#### 【0013】

これによれば、単位画素を構成する制御用電子素子が不良のため駆動なくとも、その制御用電子素子を電気光学素子から切断することで、他の正常に駆動する制御用電子素子によって前記電気光学素子を制御することができる。従って、制御用電子素子が不良のため、その画素形成領域が、常時、黒く表示されてしまうことはない。このことから、制御用電子素子の不良によって生じる電気光学装置の表示品位の劣化を抑制することができる。

#### 【0014】

この電気光学装置において、前記複数の電気光学素子の各々は、EL素子である。

これによれば、電気光学素子がEL素子である電気光学装置において、その表示品位の劣化を抑制することができる。

#### 【0015】

この電気光学装置において、前記EL素子は、有機EL素子であってもよい。

これによれば、電気光学素子が有機EL素子である電気光学装置において、その表示品位の劣化を抑制することができる。

#### 【0016】

本発明の電気光学装置は、複数の走査線と複数のデータ線との交差部に対応して複数の単位画素が設けられた電気光学装置であって、前記複数の単位画素の各々は、電気光学材料が配置された電気光学材料配置領域を複数含み、前記複数の単位画素は、前記複数の電気光学材料配置領域のうち前記電気光学材料が機能を発現しない電気光学材料配置領域を含む単位画素を含む。

**【0017】**

これによれば、本発明の電気光学装置は、複数の電気光学材料配置領域のうちその機能を発現しない電気光学材料配置領域を備えている。従って、機能を発現しない電気光学材料配置領域を実質的に使用しないので、その表示品位の劣化を抑制することができる。

**【0018】**

この電気光学装置において、前記電気光学材料は、有機材料であってもよい。

これによれば、本発明の電気光学装置は、その電気光学材料が有機材料で構成されているものであって、その複数の電気光学材料配置領域のうち、その機能を発現しない電気光学材料配置領域を備えている。従って、機能を発現しない電気光学材料配置領域を実質的に使用しないので、その表示品位の劣化を抑制することができる。

**【0019】**

本発明の素子基板は、透明基板に、第1の端子と第2の端子との間に供給される電圧レベル、または、前記第1の端子と前記第2の端子との間に供給される電流レベルに依存して、光学特性または電気特性が変化する1つ電子回路を構成する複数の電子素子を形成するための素子形成領域と、電気信号に応じた前記電圧レベルまたは前記電流レベルを前記各電子素子の第1の端子に供給する前記電子回路を構成するトランジスタを含む駆動回路を形成する回路形成領域とを備え、前記素子形成領域の中央部に配置し、その素子形成領域の周囲に前記回路形成領域を配置した。

**【0020】**

これによれば、透明基板上に形成される複数の電子素子の出力信号を回路形成領域の中央部に集中して出力させることができる。従って、例えば、上記素子基板上に電気光学素子を形成した場合、その各電気光学素子から出力される出力信号としての光を回路形成領域の中央部に集中して発光させる。従って、複数の電気光学素子のうちのいくつかが製造時の不良により、発光しない電気光学素子があっても、その発光のムラを抑制することができる。

**【0021】**

この素子基板において、前記素子形成領域には電子素子が形成されていてよい。

これによれば、透明基板上に形成した複数の電子素子の出力信号を回路形成領域の中央部に集中して出力させることができる。従って、例えば、上記素子基板上に電気光学素子を形成した場合、その各電気光学素子から出力される出力信号としての光を回路形成領域の中央部に集中して発光させる。従って、複数の電気光学素子のうちのいくつかが製造時の不良により、発光しない電気光学素子があっても、その発光のムラを抑制することができる。

#### 【0022】

本発明の電気光学装置の製造方法は、複数の走査線と複数のデータ線との交差部に対応して複数の単位画素が設けられ、前記複数の単位画素の各々に電気光学材料が配置された電気光学材料配置領域と、前記電気光学材料配置領域の機能を制御する複数の能動素子を備えた電気光学装置の製造方法において、前記複数の電気光学材料配置領域のうち機能を発現しない電気光学材料配置領域と前記能動素子との電気的接続を切断する工程を含む。

#### 【0023】

これによれば、複数の電気光学材料配置領域のうち、その機能を発現しない電気光学材料配置領域を能動素子から電気的に切断するようにした。従って、機能を発現しない電気光学材料配置領域を実質的に使用しない電気光学装置を製造することができる。この結果、その表示品位の劣化を抑制した電気光学装置を提供することができる。

#### 【0024】

この電気光学装置の製造方法において、前記電気光学材料配置領域と前記能動素子との電気的接続の切断は、レーザによって行われてもよい。

これによれば、レーザによって、その機能を発現しない電気光学材料配置領域を能動素子から電気的に切断するようにした。従って、機能を発現しない電気光学材料配置領域を実質的に使用しない電気光学装置を精度良く且つ容易に製造することができる。

#### 【0025】

本発明の電子機器は、上記電子装置を実装している。

これによれば、単位回路を構成する電子素子または能動素子のうちのいずれかが不良によって駆動しなくとも正常に駆動する電子機器を提供することができる。

### 【0026】

本発明の電子機器は、上記電気光学装置を実装している。

これによれば、画素回路を構成する電気光学素子または能動素子のうちのいずれかが不良によって駆動しなくとも正常に駆動する電子機器を提供することができる。

### 【0027】

本発明の電子機器は、上記素子基板を実装している。

これによれば、複数の電気光学素子のうちのいくつかが製造時の不良により、発光しない電気光学素子があっても、その発光のムラを抑制することができる電子機器を提供することができる。

### 【0028】

本発明の電子機器は、上記電気光学装置の製造方法を用いて製造された。

これによれば、機能を発現しない電気光学材料配置領域を実質的に使用しないようにすることで、その表示品位の劣化を抑制することができる。

### 【0029】

#### 【発明の実施の形態】

##### (第1実施形態)

以下、本発明を具体化した第1実施形態を図1～図5に従って説明する。図1は、有機ELディスプレイの電気的構成を示すブロック図である。図2は、表示パネル部の電気的構成を示すブロック回路図である。

### 【0030】

有機ELディスプレイ10は、制御回路11、表示パネル部12、走査線駆動回路13及びデータ線駆動回路14を備えている。有機ELディスプレイ10の制御回路11、走査線駆動回路13及びデータ線駆動回路14は、それぞれが独立した電子部品によって構成されていてもよい。例えば、制御回路11、走査線

駆動回路13及びデータ線駆動回路14が、各々1チップの半導体集積回路装置によって構成されていてもよい。また、制御回路11、走査線駆動回路13及びデータ線駆動回路14の全部若しくは一部がプログラマブルなICチップで構成され、その機能がICチップに書き込まれたプログラムによりソフトウェア的に実現されてもよい。

#### 【0031】

また、本実施形態における有機ELディスプレイ10は、透明基板Sの裏面側に所望の画像が表示される、所謂、バックエミッション型のディスプレイである。

#### 【0032】

制御回路11は、図示しない外部装置から供給される画像データDに基づいて、表示パネル部12に画像を表示させるための走査駆動信号SK及びデータ線駆動信号DKを作成する。そして、制御回路11は、前記走査駆動信号SKを走査線駆動回路13に出力するとともに、前記データ線駆動信号DKをデータ線駆動回路14に出力する。

#### 【0033】

表示パネル部12は、透明基板S上の中央部に表示領域Pを備えている。表示領域Pには、図2に示すように、マトリクス状に複数の画素20が配置されている。また、表示領域Pには、そのマトリクス状に配置された画素20の列方向に沿ってm本のデータ線X1～Xm（mは自然数）が延設されている。また、表示領域Pには、そのマトリクス状に配置された画素20の行方向に沿ってn本の走査線Y1～Yn（nは自然数）が延設されている。そして、前記画素20は、各データ線X1～Xmと走査線Y1～Ynとの交差部に対応する位置に配置されている。各画素20は対応するデータ線X1～Xmと走査線Y1～Ynとにそれぞれ接続されている。

#### 【0034】

また、表示領域Pには、駆動電圧供給線Loが設けられている。駆動電圧供給線Loには駆動電圧Voleが供給されている。また、駆動電圧供給線Loにはm本の電源線VL1～VLm（mは自然数）が接続されている。各電源線VL1

～V L mは、本実施形態においては、前記データ線X 1～X mに平行して設けられている。そして、各電源線V L 1～V L mは対応する画素2 0に接続されている。従って、各画素2 0には駆動電圧供給線L o及び電源線V L 1～V L mを介して駆動電圧V o e lが供給される。

### 【0035】

さらに、表示領域Pには、n本の信号線L S 1～L S n（nは自然数）が設けられている。各信号線L S 1～L S nは、画素2 0の行方向に沿って平行して設けられている。そして、各信号線L S 1～L S nは対応する画素2 0に接続されると共に、前記走査線駆動回路1 3に接続されている。各信号線L S 1～L S nは、前記走査線駆動回路1 3から出力される後記するタイミング信号S Y 1～S Y n（nは自然数）を対応する画素2 0に供給する。

### 【0036】

走査線駆動回路1 3は、前記制御回路1 1から出力される走査駆動信号S Kに基づいて、前記表示領域Pに延設されたn本の走査線Y 1～Y nのうちの1本の走査線を選択し、その選択された走査線に走査信号S C 1～S C n（nは自然数）を出力する。また、走査線駆動回路1 3は、前記走査駆動信号S Kに基づいて各画素2 0内に形成された有機EL素子O L E Dの発光期間を制御するタイミング信号S Y 1～S Y nを作成するとともに、その作成したタイミング信号S Y 1～S Y nを対応する前記信号線L S 1～L S nを介して各画素2 0に出力する。

### 【0037】

データ線駆動回路1 4は、図2に示すように、複数の単一ラインドライバ2 3を備えている。各単一ラインドライバ2 3は、それぞれ前記データ線X 1～X mを介して対応する画素2 0に電気的に接続されている。また、各単一ラインドライバ2 3は、前記制御回路1 1から出力されるデータ線駆動信号D Kに基づいて、それぞれデータ信号I d a t aを作成する。そして、各単一ラインドライバ2 3は、それぞれその作成されたデータ信号I d a t aをデータ線X 1～X mを介して対応する画素2 0に出力する。尚、本実施形態においては、前記データ信号I d a t aは電流信号である。したがって、各単一ラインドライバ2 3は、前記データ線駆動信号D Kに基づいた電流値を、それぞれ作成し、その作成した値の

電流をデータ信号 I d a t a としてそれぞれ対応する前記データ線 X 1 ~ X m を介して対応する画素 2 0 に出力する。

#### 【0038】

次に、前記画素 2 0 の電気的構成について図 3 に従って説明する。図 3 は各画素 2 0 の電気的構成を示す図である。

画素 2 0 は、その形成領域に回路形成領域 Z C と発光領域 Z L を備えている。回路形成領域 Z C は、駆動回路 K C が形成される領域である。発光領域 Z L は、その発光層を構成する後記する発光膜 L F (図 4 参照) が有機材料で構成された有機 E L 素子 O L E D が複数形成される領域である。また、本実施形態では、前記回路形成領域 Z C は、その略中央部を除いた環状の形成領域であって、前記発光領域 Z L は、前記略中央部に形成された形成領域である。

#### 【0039】

以下、各画素 2 0 の構成は全て同じであるので、説明の便宜上、n 番目の走査線 Y n と m 番目のデータ線 X m との交差部に対応する位置に配置された画素 2 0 についてのみ説明する。

#### 【0040】

駆動回路 K C は、駆動トランジスタ Q d 、第 1 及び第 2 のスイッチングトランジスタ Q s w 1 , Q s w 2 、開始トランジスタ Q s t 及び保持キャパシタ C o を備えている。駆動トランジスタ Q d は、電流を供給する電流源として機能するトランジスタである。また、第 1 及び第 2 のスイッチングトランジスタ Q s w 1 , Q s w 2 及び開始トランジスタ Q s t は、それぞれ、スイッチング素子として機能するトランジスタである。

#### 【0041】

尚、前記駆動トランジスタ Q d の導電型は、本実施形態においては、p 型である。また、前記第 1 及び第 2 のスイッチングトランジスタ Q s w 1 , Q s w 2 及び開始トランジスタ Q s t の導電型は、本実施形態においては、それぞれ n 型である。また、前記駆動トランジスタ Q d 、第 1 及び第 2 のスイッチングトランジスタ Q s w 1 , Q s w 2 及び開始トランジスタ Q s t は、それぞれ、通常は T F T (薄膜トランジスタ) で構成されている。

**【0042】**

前記駆動トランジスタQ<sub>d</sub>は、そのドレインが、第1のスイッチングトランジスタQ<sub>s w 1</sub>のドレインに接続されている。第1のスイッチングトランジスタQ<sub>s w 1</sub>のソースはデータ線X<sub>m</sub>に接続されている。

**【0043】**

前記駆動トランジスタQ<sub>d</sub>のドレイン／ゲート間には、第2のスイッチングトランジスタQ<sub>s w 2</sub>が接続されている。第2のスイッチングトランジスタQ<sub>s w 2</sub>のゲートは、前記第1のスイッチングトランジスタQ<sub>s w 1</sub>のゲートに接続されるとともに走査線Y<sub>n</sub>に接続されている。従って、前記第1のスイッチングトランジスタQ<sub>s w 1</sub>及び前記第2のスイッチングトランジスタQ<sub>s w 2</sub>は走査線Y<sub>n</sub>を介して前記走査線駆動回路13から出力される走査信号S<sub>C n</sub>に応じて、同時にオン・オフ制御される。

**【0044】**

また、前記駆動トランジスタQ<sub>d</sub>のソースは前記電源線V<sub>L m</sub>に接続され、駆動電圧V<sub>o e 1</sub>が供給されるようになっている。前記駆動トランジスタQ<sub>d</sub>のゲートには保持キャパシタC<sub>o</sub>の第1接続端子E<sub>1</sub>が接続され、同保持キャパシタC<sub>o</sub>の第2接続端子E<sub>2</sub>には同駆動トランジスタQ<sub>d</sub>のソースが接続されている。前記保持キャパシタC<sub>o</sub>は、前記データ信号I<sub>data</sub>の電流レベルに応じた電荷を蓄積する。

**【0045】**

また、前記駆動トランジスタQ<sub>d</sub>のドレインは、開始トランジスタQ<sub>s t</sub>のドレインが接続されている。開始トランジスタQ<sub>s t</sub>のソースは配線Fを介して発光領域Z<sub>L</sub>に形成される複数の有機EL素子OLEDの陽極D<sub>1</sub>にそれぞれ接続されている。開始トランジスタQ<sub>s t</sub>のゲートは、前記信号線L<sub>S n</sub>に接続されている。従って、開始トランジスタQ<sub>s t</sub>は、前記信号線L<sub>S n</sub>を介して走査線駆動回路13から供給されるタイミング信号S<sub>Y n</sub>に応じてオン・オフ制御される。

**【0046】**

前記のように構成された駆動回路KCにおいて、前記走査線駆動回路13から

走査線  $Y_n$  を介して H レベルの走査信号  $S_C_n$  が出力される。すると、前記第 1 及び第 2 のスイッチングトランジスタ  $Q_{sw1}$ ,  $Q_{sw2}$  が同時にオン状態になる。このとき、前記データ線  $X_m$  を介してデータ信号  $I_{data}$  が駆動回路  $K_C$  に供給される。そして、前記データ信号  $I_{data}$  に応じた電荷が保持キャパシタ  $C_o$  に蓄積される。前記保持キャパシタ  $C_o$  に前記データ信号  $I_{data}$  に応じた電荷が蓄積されると、前記走査線駆動回路 13 から走査線  $Y_n$  を介して L レベルの走査信号  $S_C_n$  が出力される。その結果、前記第 1 及び第 2 のスイッチングトランジスタ  $Q_{sw1}$ ,  $Q_{sw2}$  がオフ状態になるとともに、前記駆動トランジスタ  $Q_d$  のソース／ドレイン間に保持キャパシタ  $C_o$  に蓄積された電荷に応じた駆動電流  $I_{e1}$  が流れる状態になる。この状態で、前記走査線駆動回路 13 から信号線  $L_S_n$  を介して H レベルのタイミング信号  $S_Y_n$  が供給されると、前記開始トランジスタ  $Q_{st}$  がオン状態になり、前記駆動電流  $I_{e1}$  が前記配線  $F$  を介して各有機 EL 素子 OLED の陽極  $D_1$  に供給される。つまり、前記駆動回路  $K_C$  は、走査線駆動回路 13 から出力される走査信号  $S_C_n$  及びタイミング信号  $S_Y_n$  基づいて、データ信号  $I_{data}$  に応じた駆動電流  $I_{e1}$  を各有機 EL 素子 OLED に供給することができる。

#### 【0047】

前記発光領域  $Z_L$  は、本実施形態においては、後記するバンク 36, 37 (図 4 参照) によって上下左右方向に 2 つずつ、計 4 分割になるように区画されている。そして、その区画された各領域には、1 つの有機 EL 素子 OLED が形成されている。つまり、各画素 20 には、その略中央部に 4 個の有機 EL 素子 OLED が上下左右方向に隣接して形成されている。

#### 【0048】

そして、このように構成された各有機 EL 素子 OLED は、その各陽極  $D_1$  が、前記したように、配線  $F$  及び前記開始トランジスタ  $Q_{st}$  を介して 1 つの前記駆動トランジスタ  $Q_d$  のドレインに接続されている。また、各有機 EL 素子 OLED の陰極  $D_2$  はそれぞれ接地されている。つまり、前記開始トランジスタ  $Q_{st}$  のソースと接地との間に 4 個の有機 EL 素子 OLED が互いに並列に接続されている。

### 【0049】

従って、前記開始トランジスタQ<sub>s</sub> tがオン状態になることによって、前記駆動トランジスタQ dのソース／ドレイン間に流れる駆動電流I<sub>e</sub> 1が4個の有機EL素子OLEDの各々に供給される。

### 【0050】

すると、従来のように、1つの画素につき1つしか有機EL素子OLEDがない場合、各画素間で有機EL素子OLEDの入力インピーダンスがばらついてしまい、そのため、駆動トランジスタQ dのドレイン／ソース間にかかるドレイン／ソース間電圧V<sub>d</sub> sのばらつきが発生してしまう。その結果、駆動電流I<sub>e</sub> 1にはばらつきが生じてしまう。しかしながら本発明のように、1つの画素につき4個の有機EL素子OLEDがある場合、その各有機EL素子OLEDの入力インピーダンスがばらついていたとしても、入力インピーダンスが低い有機EL素子OLEDには入力インピーダンスが高い有機EL素子OLEDに流れる分の駆動電流が流れるため、4個の有機EL素子OLED全体で流れる駆動電流I<sub>e</sub> 1は平均化される。つまり、1つの駆動トランジスタQ dに対して4個の有機EL素子OLEDを互いに並列に接続することで、各有機EL素子OLEDの入力インピーダンスのバラツキを吸収できる。

### 【0051】

また、1つの駆動トランジスタQ dに対して4個の有機EL素子OLEDを互いに並列に接続することによって、4個の有機EL素子OLEDのうち、例えば、3個の有機EL素子OLEDが製造時の不良により、常時、発光しなくても、他の1個の有機EL素子OLEDを発光させることができる。このとき、発光する有機EL素子OLEDが4個から3個に減ったとしても、4個の有機EL素子OLED全体で流れる駆動電流I<sub>e</sub> 1は変わらないため、4個の有機EL素子OLEDの全てが発光したときと同じ輝度で発光させることができる。この結果、1つの駆動トランジスタQ dに対して1個の有機EL素子OLEDが形成された従来の画素を備えたディスプレイに比べて、有機EL素子OLEDの発光のムラを抑制することができる。

### 【0052】

次に、以上のように構成された画素20の製造方法について、図4に従って説明する。

図4は、前記画素20を含む表示パネル部12の断面構造の一部断面図である。図4に示す一部断面図は、前記開始トランジスタQstと、該開始トランジスタQstに配線Fを介して接続された2個の有機EL素子OLEDとが形成された、図3中のA-A線に沿う断面に対応したものである。尚、他の画素20についても、その断面構造の同様な構造なので、その詳細な説明は省略する。

#### 【0053】

前記表示パネル部12は、図4に示すように、透明基板Sdと、前記透明基板Sdの上方に形成された素子形成層DZと、その素子形成層DZ上の電気光学材料配置領域または素子形成領域に形成された有機EL素子OLEDを構成する発光膜LFとを備えている。そして、前記透明基板Sdと前記素子形成層DZとで素子基板Tを構成している。

#### 【0054】

図4に示すように、回路形成領域ZCであって素子形成層DZ上の回路形成領域には、各発光膜LFに対応する前記駆動回路KCが形成されている。また、発光領域ZLであって、前記素子形成層DZには、駆動回路KCは形成されていない。

#### 【0055】

前記素子形成層DZには、前記各駆動回路KCを構成する前記開始トランジスタQstが形成されている。

詳しくは、透明基板Sd及び二酸化珪素で構成された絶縁膜32上に開始トランジスタQstの構成するシリコン層33が形成されている。また、絶縁膜32上に形成される二酸化珪素で構成された酸化膜上には、開始トランジスタQstのゲート34G、ソース34S及びドレイン34Dが形成されている。

#### 【0056】

そして、前記ソース34Sは前記配線Fを介して素子形成層DZ上に形成される画素電極35に電気的に接続されている。画素電極35は導電性透明材料で構成されており、本実施形態では、インジウムースズ酸化物(ITO)で構成され

ている。また、素子形成層DZ上には、前記画素電極35を他の画素電極35と電気的に絶縁するための無機材料で構成される第1バンク36が形成されている。前記第1バンク36上には有機材料で構成される第2バンク37が形成されている。前記第1及び第2バンク36, 37は、隣接して形成される前記発光膜LF同士を区画するためのバンクである。前記画素電極35は、その一部が開口されている。そして、前記画素電極35上には、該画素電極35が開口されている位置を含むように有機材料で構成された発光膜LFが形成されている。前記発光膜LFは、本実施形態においては、有機材料をインクジェット方式で所定の第1及び第2バンク36, 37で囲まれる位置に吐出することで形成される発光膜である。

#### 【0057】

そして、前記のように構成された表示パネル部12を製造した後に、4個の発光膜LFのうち、その光学的機能を発現しない発光膜LFの画素電極35に接続される配線Fを、たとえば、レーザを利用して切断する。このことによって、その発光膜LFには駆動電流Ie1が供給されないようになる。この結果、光学的機能を発現する他の発光膜LFを機能させることができるので、常時、黒く表示される発光膜LFを実質的に使用しないようにすることができる。有機ELディスプレイ10の表示品位の劣化を抑制することができる。

#### 【0058】

以上のことから、有機EL素子OLEDの製造バラツキが発生しても、精度良く制御することができる有機ELディスプレイ10を実現することができる。

尚、本実施形態における駆動トランジスタQdは、それぞれ、特許請求の範囲に記載された能動素子または制御用電子素子に対応している。また、本実施形態における有機EL素子OLEDは、それぞれ、特許請求の範囲に記載された電子素子または電気光学素子に対応している。さらに、本実施形態における有機EL素子OLEDの陽極D1及び陰極D2は、それぞれ、特許請求の範囲に記載された第1の端子及び第2の端子に対応している。

#### 【0059】

また、本実施形態におけるデータ信号Idata、データ線X1～Xm及び画



素20は、それぞれ、特許請求の範囲に記載された電気信号、信号線及び電子回路、単位回路または単位画素に対応している。

### 【0060】

次に、このように構成された有機ELディスプレイ10の駆動方法について、図5に従って説明する。

図5は、有機ELディスプレイ10の駆動方法を説明するためのタイミングチャートである。

### 【0061】

まず、前記制御回路11から出力される走査駆動信号SKに基づいて、走査線駆動回路13が走査線Y1を選択する。そして、前記走査線駆動回路13からHレベルの走査信号SC1が出力される。すると、前記第1及び第2のスイッチングトランジスタQsw1, Qsw2が同時にオン状態になるとともに、前記データ線X1～Xmを介して各データ信号Idataがそれぞれの前記保持キャパシタC0に供給される。このことによって、前記各保持キャパシタC0には前記データ信号Idataに応じた電荷がそれぞれ蓄積される。つまり、選択された走査線Y1上の各画素20へのデータの書き込みが行われる。

### 【0062】

また、このとき、前記走査線駆動回路13からLレベルのタイミング信号SY1が出力される。このことによって、走査線Y1上の各画素20の開始トランジスタQstはオフ状態になっている。従って、有機EL素子OLEDには駆動電流Ie1が供給されず、同有機EL素子OLEDは未だ発光しない。

### 【0063】

その後、前記走査線駆動回路13からLレベルの走査信号SC1が供給されるとともに、Hレベルのタイミング信号SY1が出力される。このことによって、前記開始トランジスタQstはオン状態になり、各有機EL素子OLEDと前記駆動トランジスタQdとが配線Fを介して電気的に接続された状態になる。その結果、前記各有機EL素子OLEDに前記駆動トランジスタQdに流れる電流が駆動電流Ie1として供給され、同有機EL素子OLEDは駆動トランジスタQdに流れる電流の電流レベルに応じて発光する。

### 【0064】

続いて、前記走査線駆動回路13が前記走査駆動信号SKに基づいて、次の走査線Y2を選択し、その選択された走査線Y2上の画素20に、前記と同様にして、走査信号SC2及びタイミング信号SY2を順次供給する。そして、前記走査線Y2と接続された画素20の有機EL素子OLEDが駆動トランジスタQdに流れる電流の電流レベルに応じて発光する。その後、前記と同様にして、前記走査線駆動回路13は前記走査駆動信号SKに基づいて、順次、走査線を選択して、その選択された走査線に接続された画素20に走査信号SC1～SCn及びタイミング信号SY1～SYnを供給する。その結果、有機EL素子OLEDが、順次、駆動トランジスタQdに流れる電流の電流レベルに応じて発光する。そして、最後の走査線Ynを選択し、データ信号Idataに基づいて発光させると、1フレーム分の画像が表示パネル部12に表示されることとなる。

### 【0065】

続いて、1フレーム期間終了後、前記走査線駆動回路13は前記走査駆動信号SKに基づいて走査線Y1を選択し、前記走査線駆動回路13からLレベルのタイミング信号SY1が前記信号線LS1を介して各画素20に供給される。このことによって、走査線Y1上の各画素20の開始トランジスタQstが全てオフ状態になり、走査線Y1上の各画素20の有機EL素子OLEDの発光が停止する。この結果、走査線Y1上の有機EL素子OLEDの発光期間が終了する。

### 【0066】

また、走査線駆動回路13からLレベルのタイミング信号SY1が供給されると同時に、前記走査線駆動回路13からHレベルの走査信号SC1が前記走査線Y1を介して各画素20に供給される。このことによって、走査線Y1上の画素20の第1及び第2のスイッチングトランジスタQsw1, Qsw2がオン状態になり、再度、データの書き込みが行われる。

### 【0067】

このように、1フレーム期間終了後、前記走査線駆動回路13は前記走査駆動信号SKに基づいて、順次、走査線Y1～Ynを選択して、前記と同様な動作が行われて画像が表示される。

### 【0068】

以上のように、前記走査線駆動回路13が前記走査駆動信号SKに基づいて、走査線Y1～Ynを順次選択し、その選択された走査線と接続された画素20に走査信号及びタイミング信号を順次出力する。また、選択された走査線と接続された画素20にデータ信号Dataを供給し、データの書き込みを行う。このようにして、所望の画像を前記表示パネル部12に表示させることができる。

### 【0069】

前記実施形態の画素及び有機ELディスプレイによれば、以下のような特徴を得ることができる。

(1) 前記実施形態では、表示パネル部12に配置される画素20の略中央部を除く環状の形成領域に回路形成領域ZCを形成した。また、その略中央部に発光領域ZLを形成した。そして、前記回路形成領域ZCに1つの駆動回路KCを形成するとともに、前記発光領域ZLに4個の有機EL素子OLEDを形成した。また、前記駆動回路KCと各有機EL素子OLEDとを配線Fで並列接続した。従って、有機EL素子OLEDの製造バラツキによって、各有機EL素子OLEDの入力インピーダンスがばらついていたとしても、入力インピーダンスが高い有機EL素子OLEDには入力インピーダンスが高い有機EL素子OLEDに流れる分の駆動電流が流れる。この結果、4個の有機EL素子OLED全体で流れる駆動電流Ie1は平均化されるので、入力インピーダンスのバラツキによる発光のムラを画素20毎で抑制することができる。従って、有機EL素子OLEDの製造バラツキが生じても、画素20の発光を精度良く制御することができる有機ELディスプレイ10を実現することができる。

### 【0070】

(2) 前記実施形態では、4個の有機EL素子OLEDのうち、例えば、1個の有機EL素子OLEDが形成不良になった場合、その有機EL素子OLEDと駆動回路KCとを接続する配線Fを切断するようにした。この結果、4個の有機EL素子OLEDのうち、例えば、3個の有機EL素子OLEDが製造時の不良により、常時、発光しなくても、他の1個の有機EL素子OLEDを発光させることができる。従って、1つの駆動回路KCに対して1個の有機EL素子OLE

Dが形成された従来の画素を備えたディスプレイに比べて、有機EL素子OLEDの電気的接触の不良によってデータ信号I dataを供給されても、常時、黒く表示されてしまう欠陥した画素の発生を抑制することができる。従って、有機EL素子OLEDが製造時の不良により、常時、発光しなくとも、他の1個の有機EL素子OLEDが発光するので、有機EL素子OLEDの発光のムラを抑制することができる。

#### 【0071】

(3) 前記実施形態では、1つの画素20において、たとえば、1個の発光膜LFの膜厚が他の発光膜LFの膜厚に比べて著しく厚いまたは薄い場合、その発光膜LFの画素電極35に接続される配線Fを、たとえば、レーザを利用して切断する。そして、その発光膜LFに駆動電流IeIが供給されないようになる。従って、発光する発光膜LFの膜厚を均一化することができる。この結果、各有機EL素子OLEDの入力インピーダンスを等しくすることができる。

#### (第2実施形態)

次に、本発明を具体化した第2実施形態を図6に従って説明する。この第2実施形態において、前記第1実施形態と同じ構成部材については符号を等しくし、その詳細な説明を省略する。

#### 【0072】

図6は、有機ELディスプレイ10の表示パネル部12に配置される画素30の回路図である。

本実施形態における画素30の回路形成領域ZC及び発光領域ZLは、前記第1実施形態における画素20における回路形成領域ZC及び発光領域ZLの形成位置のように限定されるものではなく、任意の位置に配置してよい。

#### 【0073】

尚、本実施形態における各画素30の回路構成は、前記第1実施形態と同様に全て同じであるので、説明の便宜上、n番目の走査線Ynとm番目のデータ線Xmとの交差部に対応する位置に配置された画素30についてのみ説明する。

#### 【0074】

本実施形態における駆動回路KCは、第1及び第2の駆動トランジスタQd1

、Qd2、第1及び第2のスイッチングトランジスタQsw1、Qsw2、開始トランジスタQst及び保持キャパシタCoを備えている。第1及び第2の駆動トランジスタQd1、Qd2は、それぞれ、電流を供給する電流源として機能するトランジスタである。また、第1及び第2のスイッチングトランジスタQsw1、Qsw2及び開始トランジスタQstは、それぞれ、スイッチング素子として機能するトランジスタである。

#### 【0075】

前記第2の駆動トランジスタQd2の利得係数は、第1の駆動トランジスタQd1の利得係数と等しくなるように形成されている。従って、第2の駆動トランジスタQd2のソース／ドレイン間に流れる電流の電流レベルは、第1の駆動トランジスタQd1のソース／ドレイン間に流れる電流の電流レベルと等しい。

#### 【0076】

尚、前記第1及び第2の駆動トランジスタQd1、Qd2の導電型は、本実施形態においては、それぞれ、p型である。また、前記第1及び第2のスイッチングトランジスタQsw1、Qsw2及び開始トランジスタQstの導電型は、本実施形態においては、それぞれn型である。また、前記第1及び第2の駆動トランジスタQd1、Qd2、第1及び第2のスイッチングトランジスタQsw1、Qsw2及び開始トランジスタQstは、それぞれ、通常はTFT（薄膜トランジスタ）で構成されている。

#### 【0077】

前記第1の駆動トランジスタQd1は、そのドレインが、第1のスイッチングトランジスタQsw1のドレインに接続されている。第1のスイッチングトランジスタQsw1のソースはデータ線Xmに接続されている。

#### 【0078】

前記第1の駆動トランジスタQd1のドレイン／ゲート間には、第2のスイッチングトランジスタQsw2が接続されている。第2のスイッチングトランジスタQsw2のゲートは、前記第1のスイッチングトランジスタQsw1のゲートに接続されるとともに走査線Ynに接続されている。従って、前記第1のスイッチングトランジスタQsw1及び前記第2のスイッチングトランジスタQsw2

は走査線  $Y_n$  を介して前記走査線駆動回路 13 から出力される走査信号  $S_Cn$  に応じて、同時にオン・オフ制御される。

### 【0079】

また、前記第1の駆動トランジスタ  $Q_{d1}$  のソースは前記電源線  $V_{Lm}$  に接続され、駆動電圧  $V_{oe1}$  が供給されるようになっている。前記第1の駆動トランジスタ  $Q_{d1}$  のゲートには保持キャパシタ  $C_o$  の第1接続端子  $E_1$  が接続され、同保持キャパシタ  $C_o$  の第2接続端子  $E_2$  には同第1の駆動トランジスタ  $Q_{d1}$  のソースが接続されている。前記保持キャパシタ  $C_o$  は、前記データ信号  $I_{data}$  の電流レベルに応じた電荷を蓄積する。

### 【0080】

また、前記第1の駆動トランジスタ  $Q_{d1}$  のドレインは、開始トランジスタ  $Q_{st}$  のドレインが接続されている。開始トランジスタ  $Q_{st}$  のソースは配線  $F$  を介して有機EL素子  $OLED$  に接続されている。開始トランジスタ  $Q_{st}$  のゲートは、前記信号線  $L_{Sn}$  に接続されている。従って、開始トランジスタ  $Q_{st}$  は、前記信号線  $L_{Sn}$  を介して走査線駆動回路 13 から供給されるタイミング信号  $S_{Yn}$  に応じてオン・オフ制御される。

### 【0081】

このように構成された前記第1の駆動トランジスタ  $Q_{d1}$  には、同第1の駆動トランジスタ  $Q_{d1}$  と並列に第2の駆動トランジスタ  $Q_{d2}$  が接続されている。詳しくは、第1の駆動トランジスタ  $Q_{d1}$  のソースに第2の駆動トランジスタ  $Q_{d2}$  のソースが接続されている。また、第1の駆動トランジスタ  $Q_{d1}$  のゲートには第2の駆動トランジスタ  $Q_{d2}$  のゲートが接続されている。さらに、第1の駆動トランジスタ  $Q_{d1}$  のドレインには第2の駆動トランジスタ  $Q_{d2}$  のドレインが接続されている。つまり、前記保持キャパシタ  $C_o$  の第1接続端子  $E_1$  は第1及び第2の駆動トランジスタ  $Q_{d1}$ ,  $Q_{d2}$  のそれぞれのソースに接続されるとともに、第2接続端子  $E_2$  は第1及び第2の駆動トランジスタ  $Q_{d1}$ ,  $Q_{d2}$  のそれぞれのゲートに接続される。

### 【0082】

前記のように構成された駆動回路  $K_C$  において、前記走査線駆動回路 13 から

走査線  $Y_n$  を介して H レベルの走査信号  $S_C n$  が出力される。すると、前記第 1 及び第 2 のスイッチングトランジスタ  $Q_{sw1}$ ,  $Q_{sw2}$  が共にオン状態になる。この結果、前記データ線  $X_m$  を介してデータ信号  $I_{data}$  が画素 30 に供給される。そして、前記データ信号  $I_{data}$  に応じた電荷が保持キャパシタ  $C_o$  に蓄積される。

#### 【0083】

このとき、第 1 及び第 2 の駆動トランジスタ  $Q_{d1}$ ,  $Q_{d2}$  がともに正常に駆動する場合、前記したように、第 1 及び第 2 の駆動トランジスタ  $Q_{d1}$ ,  $Q_{d2}$  の各ソース／ドレイン間には、互いに同じ電流レベルの電流が流れる。従って、前記第 1 及び第 2 の駆動トランジスタ  $Q_{d1}$ ,  $Q_{d2}$  の各ソース／ドレイン間には、前記データ信号  $I_{data}$  の電流レベルの 1/2 倍にされた電流が流れる。

#### 【0084】

この結果、第 1 及び第 2 の駆動トランジスタ  $Q_{d1}$ ,  $Q_{d2}$  がともに正常に駆動する場合における前記保持キャパシタ  $C_o$  には、データ信号  $I_{data}$  の電流レベルの 1/2 倍に相当する電荷が蓄積される。

#### 【0085】

また、第 1 及び第 2 の駆動トランジスタ  $Q_{d1}$ ,  $Q_{d2}$  のうち、いずれか一方のみが正常に駆動する場合、他方の第 1 または第 2 の駆動トランジスタ  $Q_{d1}$ ,  $Q_{d2}$  をレーザを利用して電気的に切断する。このようにすることで、正常に駆動する第 1 または第 2 の駆動トランジスタ  $Q_{d1}$ ,  $Q_{d2}$  のソース／ドレイン間のみに、データ信号  $I_{data}$  を供給させる。

#### 【0086】

この結果、第 1 及び第 2 の駆動トランジスタ  $Q_{d1}$ ,  $Q_{d2}$  のいずれか一方のみが正常に駆動する場合においては、前記保持キャパシタ  $C_o$  には、データ信号  $I_{data}$  の電流レベルに相当する電荷が蓄積される。

#### 【0087】

また、前記保持キャパシタ  $C_o$  に電荷が蓄積された状態で前記走査線駆動回路 13 から走査線  $Y_n$  を介して前記第 1 及び第 2 のスイッチングトランジスタ  $Q_{sw1}$ ,  $Q_{sw2}$  を共にオフ状態にする走査信号  $S_C n$  が出力される。

## 【0088】

すると、前記第1及び第2のスイッチングトランジスタ $Q_{sw1}$ ,  $Q_{sw2}$ がともにオフ状態になる。

この結果、第1及び第2の駆動トランジスタ $Q_{d1}$ ,  $Q_{d2}$ がともに正常に駆動する場合においては、各第1及び第2の駆動トランジスタ $Q_{d1}$ ,  $Q_{d2}$ のソース／ドレイン間に、前記保持キャパシタ $C_0$ に蓄積された電荷に応じた駆動電流 $I_{e1}$ が流れる状態になる。このとき、各第1及び第2の駆動トランジスタ $Q_{d1}$ ,  $Q_{d2}$ のソース／ドレイン間に流れる駆動電流 $I_{e1}$ の電流レベルは、データ信号 $I_{data}$ の $1/2$ 倍の電流レベルに応じた値である。

## 【0089】

また、第1及び第2の駆動トランジスタ $Q_{d1}$ ,  $Q_{d2}$ のいずれか一方のみが正常に駆動する場合においては、その正常に駆動する第1または第2の駆動トランジスタ $Q_{d1}$ ,  $Q_{d2}$ のソース／ドレイン間に、前記保持キャパシタ $C_0$ に蓄積された電荷に応じた駆動電流 $I_{e1}$ が流れる状態になる。このとき、正常に駆動する第1または第2の駆動トランジスタ $Q_{d1}$ ,  $Q_{d2}$ のソース／ドレイン間に流れる駆動電流 $I_{e1}$ の電流レベルは、データ信号 $I_{data}$ の電流レベルに応じた値である。

## 【0090】

この状態で、前記走査線駆動回路13から信号線 $L_{Sn}$ を介して開始トランジスタ $Q_{st}$ をオン状態にするタイミング信号 $S_{Yn}$ が供給されると、同開始トランジスタ $Q_{st}$ がオン状態になる。

## 【0091】

この結果、前記開始トランジスタ $Q_{st}$ には、各第1及び第2の駆動トランジスタ $Q_{d1}$ ,  $Q_{d2}$ がともに正常に駆動する場合においては、その各ソース／ドレイン間に流れる駆動電流 $I_{e1}$ の総和が供給される。つまり、開始トランジスタ $Q_{st}$ に供給される駆動電流 $I_{e1}$ の電流レベルは、データ信号 $I_{data}$ の電流レベルに応じた値となる。

## 【0092】

また、各第1及び第2の駆動トランジスタ $Q_{d1}$ ,  $Q_{d2}$ のいずれか一方のみ

が正常に駆動する場合においては、前記開始トランジスタQ<sub>s</sub>tには、その正常に駆動する第1または第2の駆動トランジスタQ<sub>d</sub>1, Q<sub>d</sub>2のいずれかのソース／ドレイン間に流れる駆動電流I<sub>e</sub>1が供給される。つまり、開始トランジスタQ<sub>s</sub>tに供給される駆動電流I<sub>e</sub>1の電流レベルは、データ信号I<sub>data</sub>の電流レベルに応じた値となる。

#### 【0093】

そして、前記駆動電流I<sub>e</sub>1が前記配線Fを介して各有機EL素子OLEDの陽極に供給され、同有機EL素子OLEDが駆動電流I<sub>e</sub>1の電流レベルに応じて発光する。

#### 【0094】

つまり、本実施形態における駆動回路KCでは、前記第1または第2の駆動トランジスタQ<sub>d</sub>1, Q<sub>d</sub>2のいずれか一方が駆動しなくても、有機EL素子OLEDを駆動電流I<sub>e</sub>1の電流レベルに応じて発光させることができる。

#### 【0095】

このように構成された画素30を備えた有機ELディスプレイ10においても、前記第1実施形態と同様に、前記走査線駆動回路13が前記走査駆動信号SKに基づいて、走査線Y1～Ynを順次選択し、その選択された走査線と接続された画素20に走査信号及びタイミング信号を順次出力する。また、選択された走査線と接続された画素20にデータ信号I<sub>data</sub>を供給し、データの書き込みを行う。このようにして、所望の画像を前記表示パネル部12に表示させることができる。

#### 【0096】

前記実施形態の画素及び有機ELディスプレイによれば、以下のような特徴を得ることができる。

(1) 前記実施形態では、各画素30を構成する第1の駆動トランジスタQ<sub>d</sub>1に並列に、同第1の駆動トランジスタQ<sub>d</sub>1の利得係数と等しい利得係数を有する第2の駆動トランジスタQ<sub>d</sub>2を接続した。そして、第1または第2の駆動トランジスタQ<sub>d</sub>1, Q<sub>d</sub>2のいずれか一方が正常に駆動しない場合は、その正常に駆動しない第1または第2の駆動トランジスタQ<sub>d</sub>1, Q<sub>d</sub>2をレーザで駆

動回路KCから電気的に切断する。この結果、前記第1または第2の駆動トランジスタQd1, Qd2のいずれか一方が駆動しなくても、有機EL素子OLEDを駆動電流Ie1の電流レベルに応じて発光させることができる。

#### (第3実施形態)

次に、第1または第2実施形態で説明した電気光学装置としての有機ELディスプレイ10の電子機器の適用について図7に従って説明する。有機ELディスプレイ10は、モバイル型のパーソナルコンピュータ、携帯電話、デジタルカメラ等種々の電子機器に適用できる。

#### 【0097】

図7は、モバイル型パーソナルコンピュータの構成を示す斜視図を示す。図7において、パーソナルコンピュータ50は、キーボード51を備えた本体部52と、前記有機ELディスプレイ10を用いた表示ユニット53とを備えている。この場合においても、有機ELディスプレイ10を用いた表示ユニット53は前記第1または第2実施形態と同様な効果を発揮する。この結果、製造バラツキが発生しても精度良く制御することができる有機ELディスプレイ10を備えたモバイル型パーソナルコンピュータ50を提供することができる。

#### 【0098】

尚、発明の実施形態は、上記実施形態に限定されるものではなく、以下のように実施してもよい。

○上記第1実施形態では、電子素子または電気光学素子としての有機EL素子を複数（4個の有機EL素子OLED）形成し、第2実施形態では、トランジスタとしての駆動トランジスタを複数（2個の駆動トランジスタQd1, Qd2）形成した。これを、有機EL素子OLEDを複数形成するとともに、駆動トランジスタも併せて複数形成してなる電子回路、電子装置または電気光学装置に応用してもよい。この場合、第1及び第2実施形態に両方の優れた効果を有することになる。

#### 【0099】

○上記第1実施形態では、画素20の回路形成領域ZCは、その略中央部を除いた環状の形成領域とし、発光領域ZLは、前記略中央部に形成された形成領域

とした。そして、前記回路形成領域ZCに駆動回路KCを形成するとともに、前記発光領域ZLに複数の有機EL素子OLEDを形成した。

### 【0100】

これを、図8に示すように、画素20の略中央部を回路形成領域ZCとし、その略中央部を囲む環状の形成領域を発光領域ZLとする。そして、前記回路形成領域ZCに駆動回路KCを形成する。また、前記発光領域ZLの上下左右方向にそれぞれ有機EL素子OLEDを形成するようにしてもよい。この場合の画素20を含む表示パネル部12の断面構造の一部断面図を図9に示す。図9に示す一部断面図は、開始トランジスタQstと、該開始トランジスタQstに配線Fを介して接続された2個の有機EL素子OLEDとが形成された、図8中のB-B線に沿う断面に対応したものである。図9に示すように、回路形成領域ZCであって、素子形成層DZに駆動回路KCを形成し、その回路形成領域ZCを囲むように発光領域ZLが形成されている。発光膜LFを備えた発光領域ZLを形成することによって、回路形成領域ZCが発光しないことを目立たなくすることができる。

### 【0101】

○上記第1実施形態では、データ信号Idataは電流であり、このデータ信号Idataに応じた電流レベルの駆動電流Ie1を駆動トランジスタQdが制御するようにした。これを、電圧信号からなるデータ信号を用い、そのデータ信号に応じた電流レベルの駆動電流Ie1を駆動トランジスタQdが制御するようにしてもよい。このようにすることによって、上記実施形態と同様の効果を得ることができる。

### 【0102】

○上記第1実施形態では、発光領域ZLに4個の有機EL素子OLEDを形成したが、これに限定されるものではなく、2個以上の有機EL素子OLEDであればよい。

### 【0103】

○上記第1及び第2実施形態では、本発明を素子基板Tの裏面側から画像が表示される、所謂、バックエミッション型の有機ELディスプレイ10に具体化し

たが、これに限定されるものではなく、トップエミッション型の有機ELディスプレイ10に具体化してもよい。このようにすることによって、各画素20, 30の回路形成領域ZCの分だけ開口率を向上させることができる。

#### 【0104】

○上記第2実施形態では、第1及び第2の駆動トランジスタQd1, Qd2は、それぞれ、1つのトランジスタで構成したが、これを、複数の単位トランジスタを設け、その単位トランジスタを直列または並列に接続することで、第1または第2の駆動トランジスタQd1, Qd2を構成してもよい。

#### 【0105】

○上記第1及び第2実施形態では、1色からなる有機EL素子OLEDの画素20, 30を設けた有機ELディスプレイ10であったが、赤色、緑色及び青色の3色の有機EL素子OLEDに対して各色用の画素20, 30を設けた有機ELディスプレイに応用しても良い。

#### 【0106】

○上記第1及び第2実施形態では、画素20, 30に具体化して好適な効果を得たが、有機EL素子OLED以外の例えばLEDやFED等の発光素子のような電流駆動素子を駆動する電子回路に具体化してもよい。RAM等（特にMRAM）の記憶装置に具体化してもよい。

#### 【0107】

○上記第1及び第2実施形態では、電流駆動素子として有機EL素子OLEDについて具体化したが、無機EL素子に具体化してもよい。つまり、無機EL素子からなる無機ELディスプレイに応用しても良い。

#### 【図面の簡単な説明】

【図1】 有機ELディスプレイの電気的構成を説明するためのブロック図である。

【図2】 表示パネル部及びデータ線駆動回路の電気的構成を示すブロック回路図である。

【図3】 第1実施形態における画素の回路図である。

【図4】 第1実施形態における表示パネル部の一部断面図である。

【図5】 有機ELディスプレイの駆動方法を説明するためのタイミングチャートである。

【図6】 第2実施形態における画素の回路図である。

【図7】 第3実施形態を説明するためのモバイル型パーソナルコンピュータの構成を示す斜視図である。

【図8】 別例の画素の回路図である。

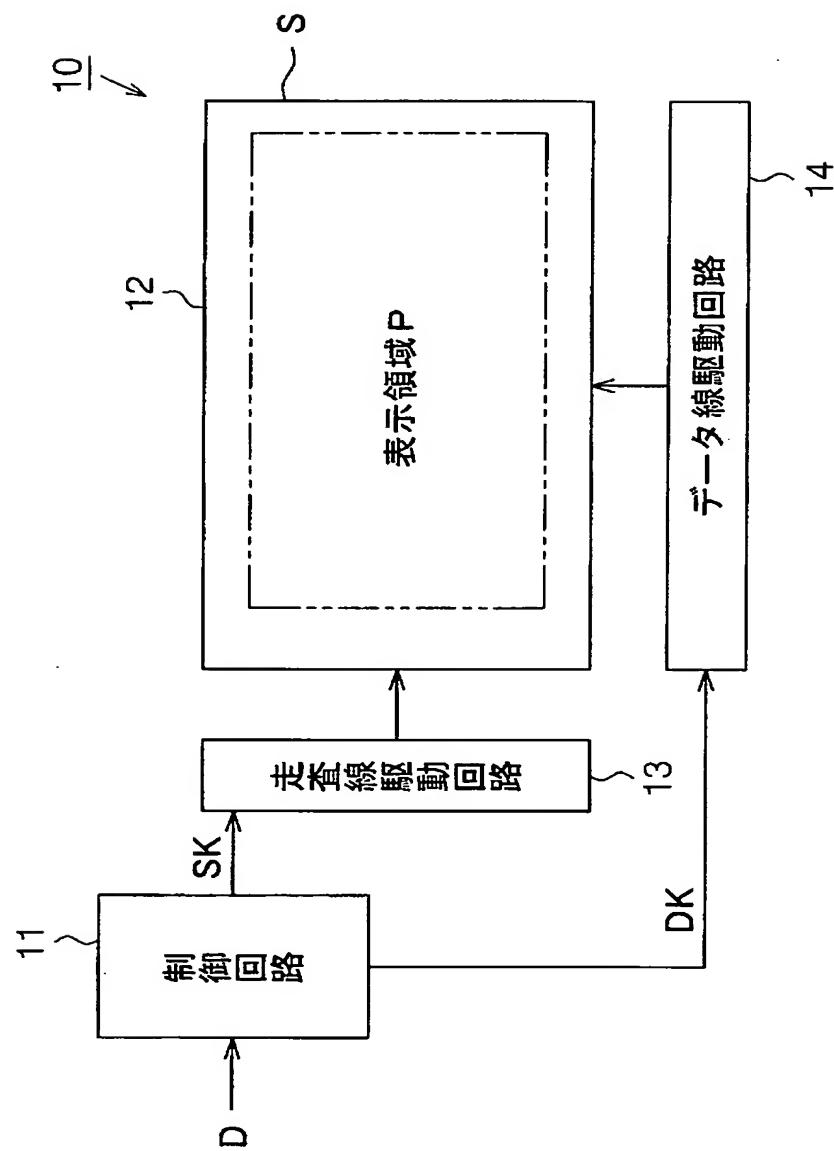
【図9】 別例の表示パネル部の一部断面図である。

【符号の説明】

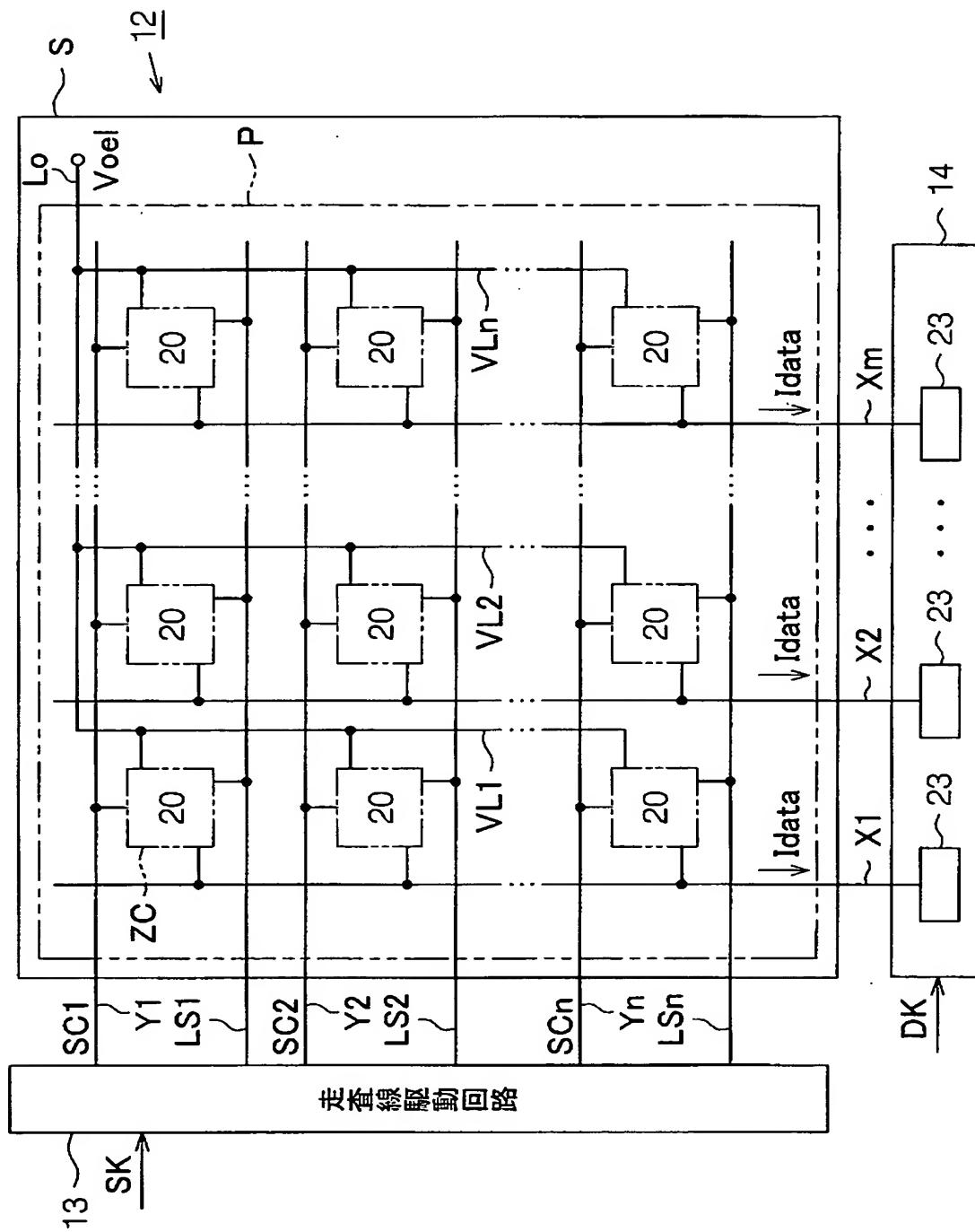
F…配線、Q d…能動素子としての駆動トランジスタ、Q d 1, Q d 2…第1及び第2の駆動トランジスタ、Q s w 1…第1のスイッチングトランジスタ、C o…保持キャパシタ、D 1…第1の端子としての陽極、D 2…第2の端子としての陰極、I d a t a…電気信号としてのデータ信号、I e 1…駆動電力としての駆動電流、S d…透明基板、T…素子基板、X 1～X m…信号線としてのデータ線、Z C…回路形成領域、Z L…素子形成領域、2 0…単位回路または駆動回路としての画素回路、O L E D…電子素子または電気光学素子としての有機EL素子。

【書類名】 図面

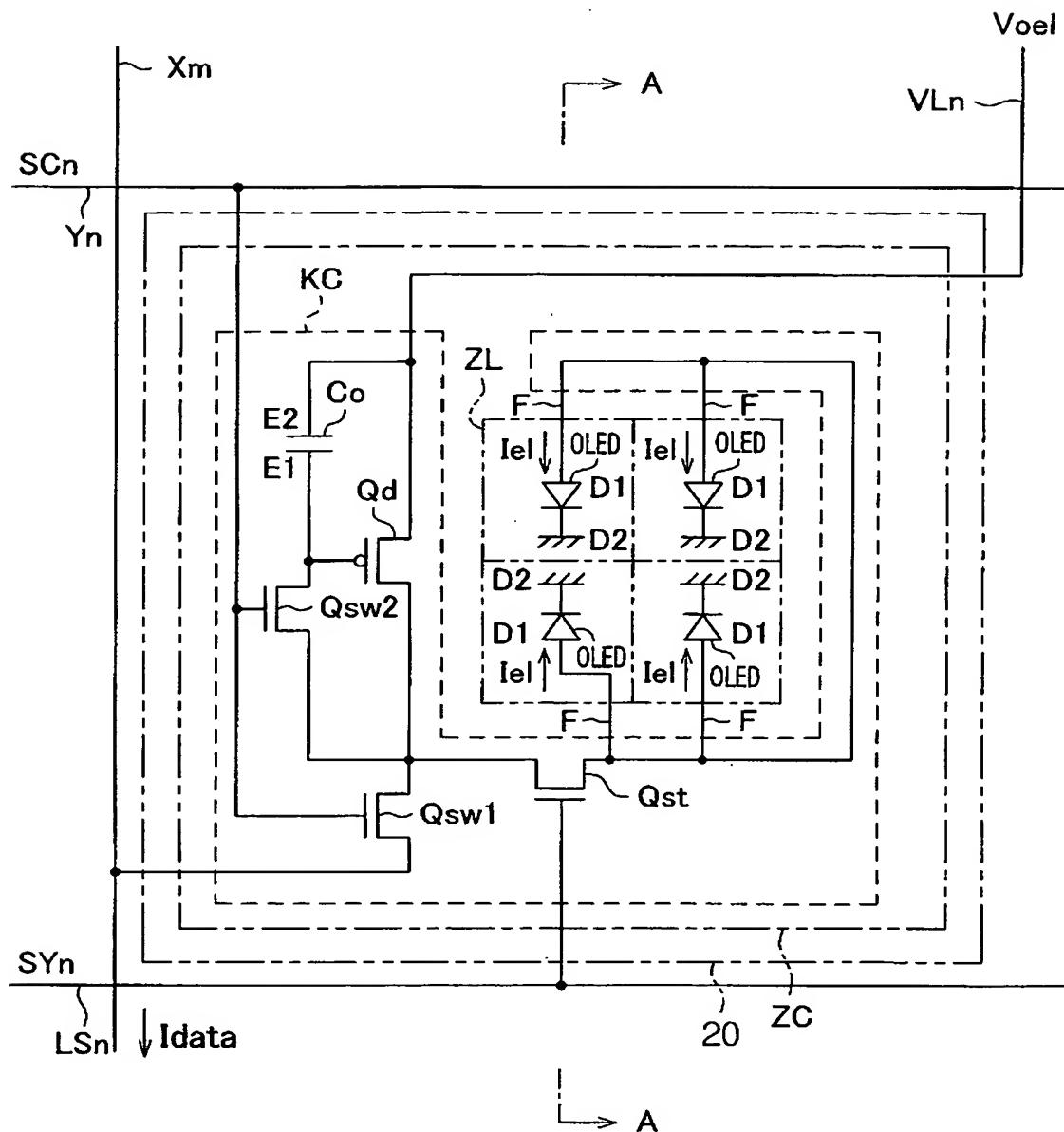
【図1】



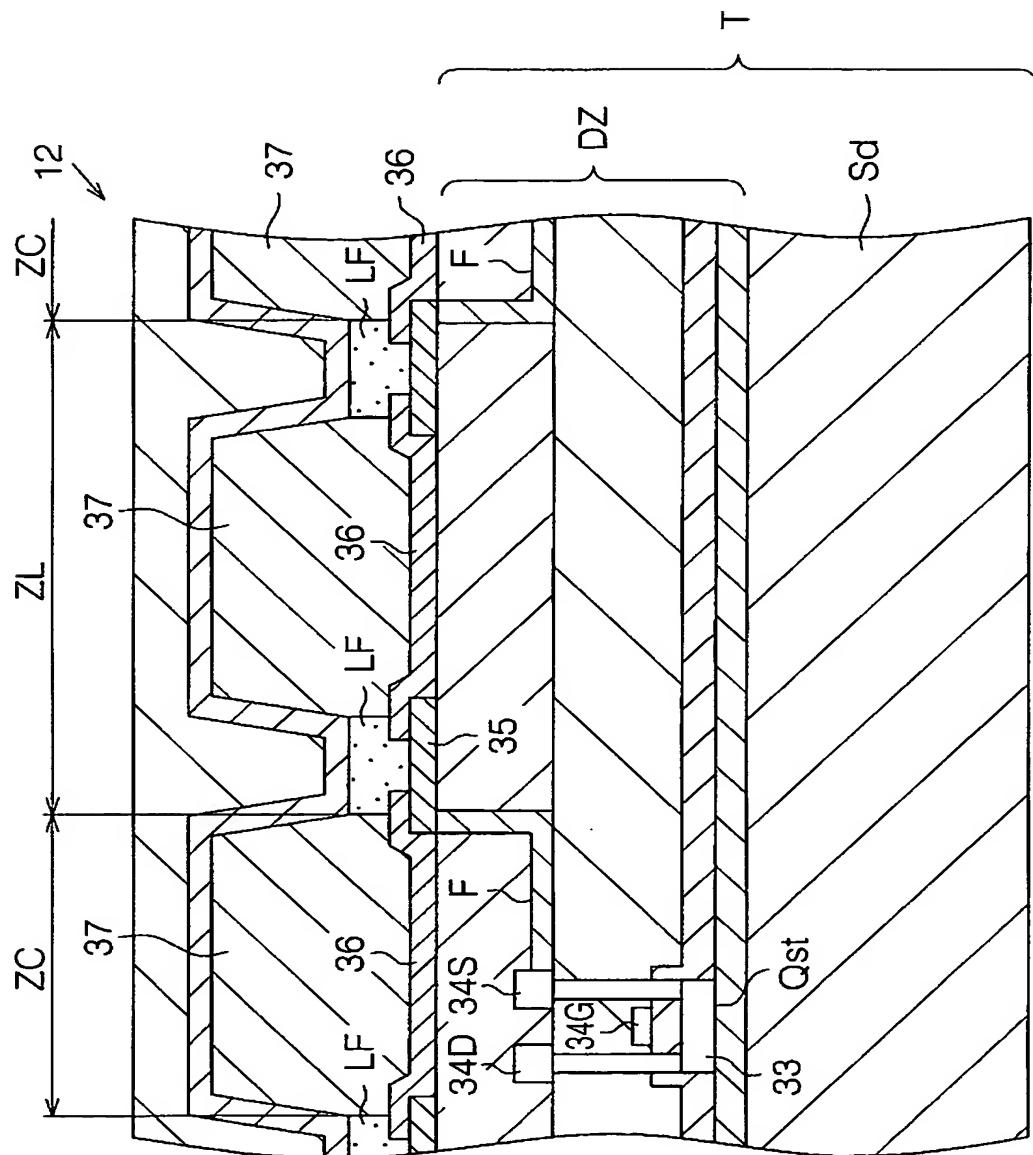
【図2】



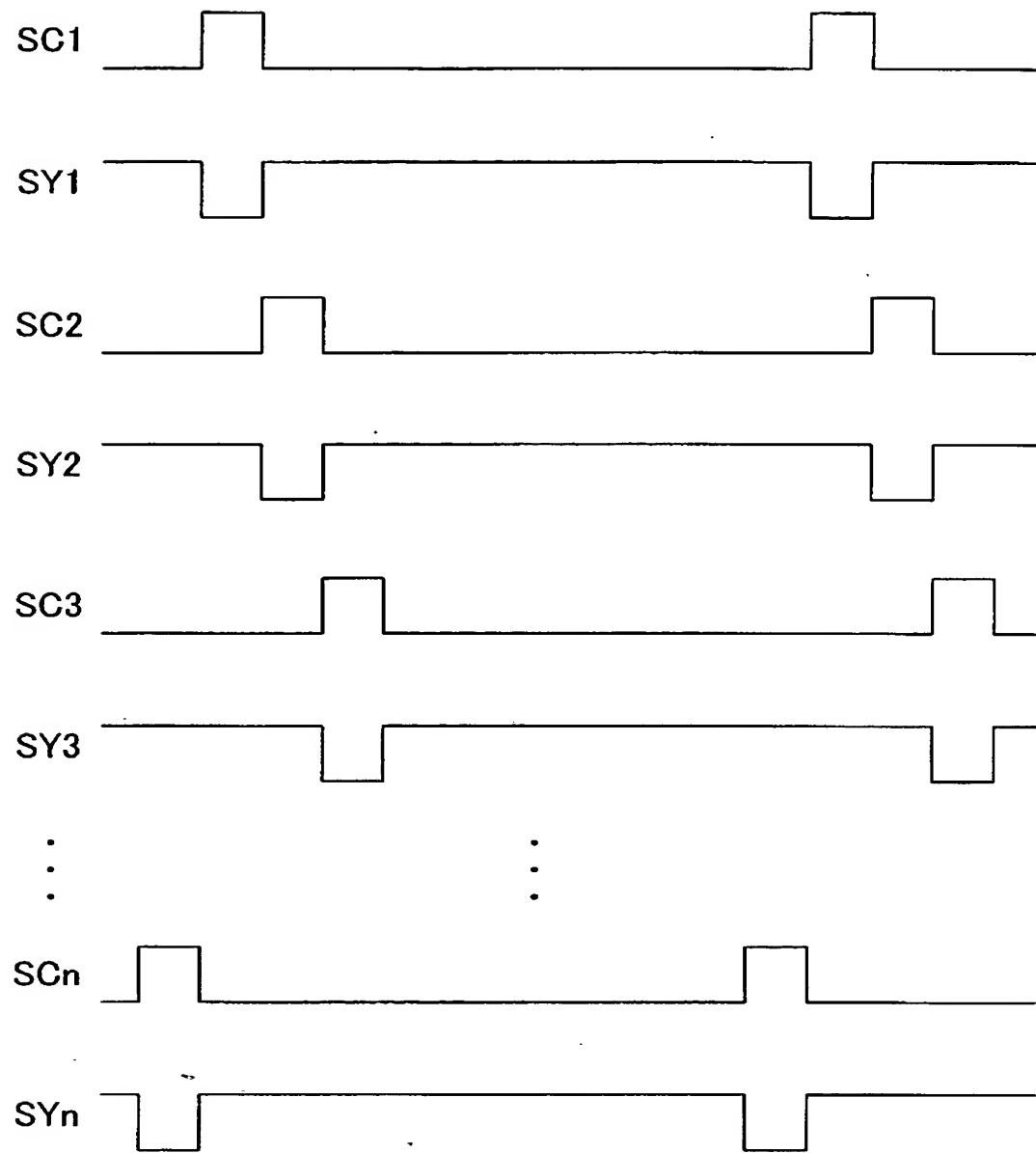
【図 3】



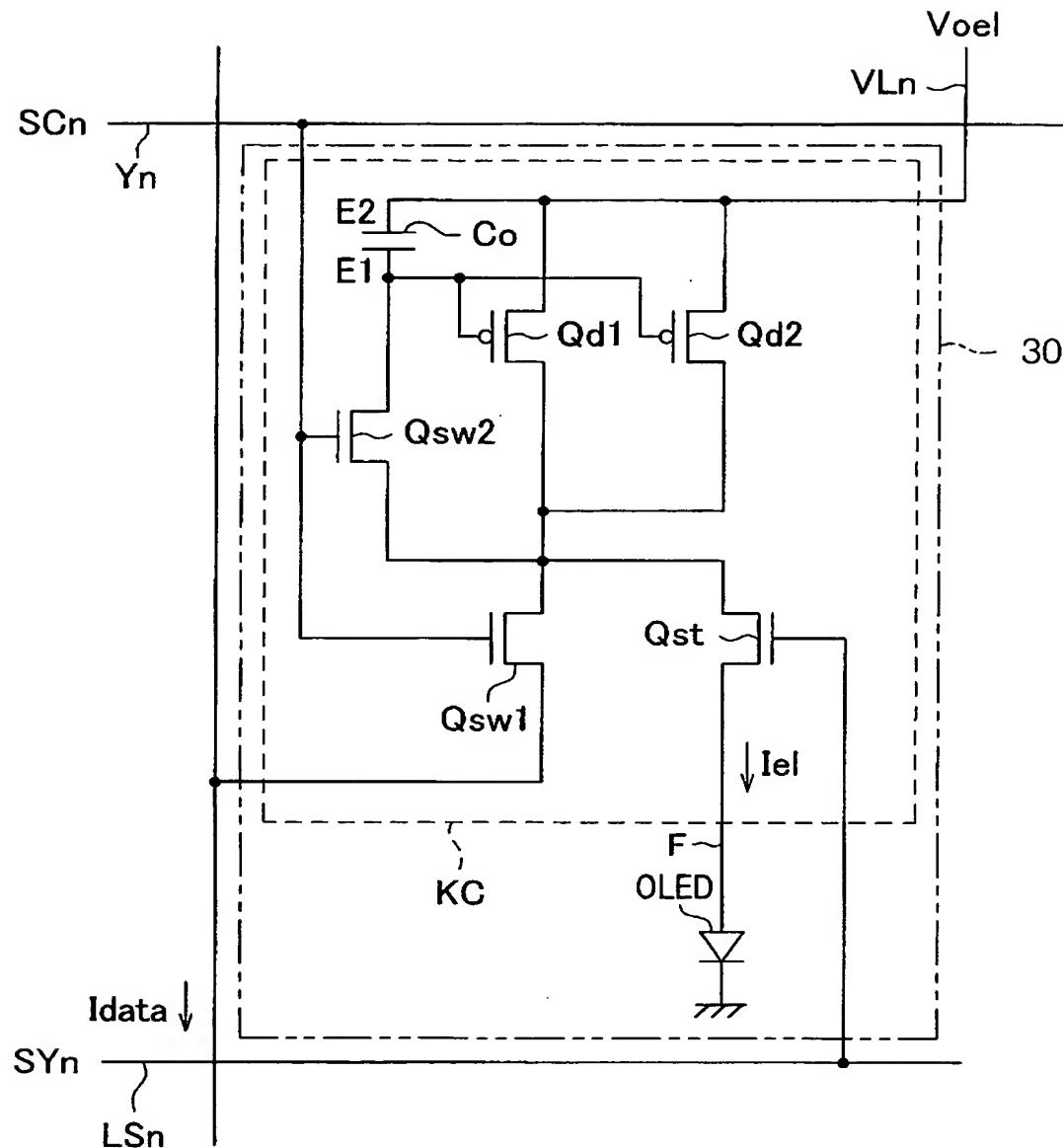
【图 4】



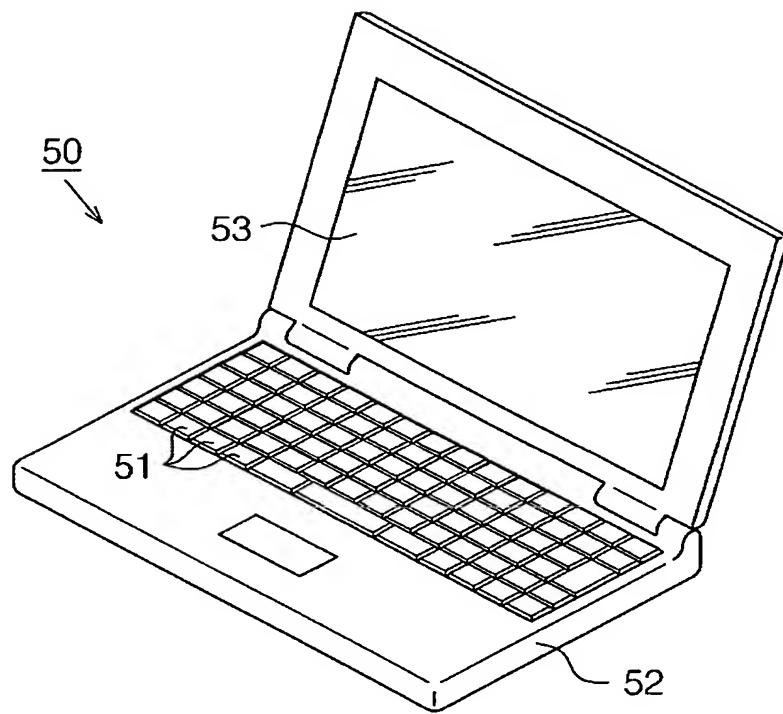
【図5】



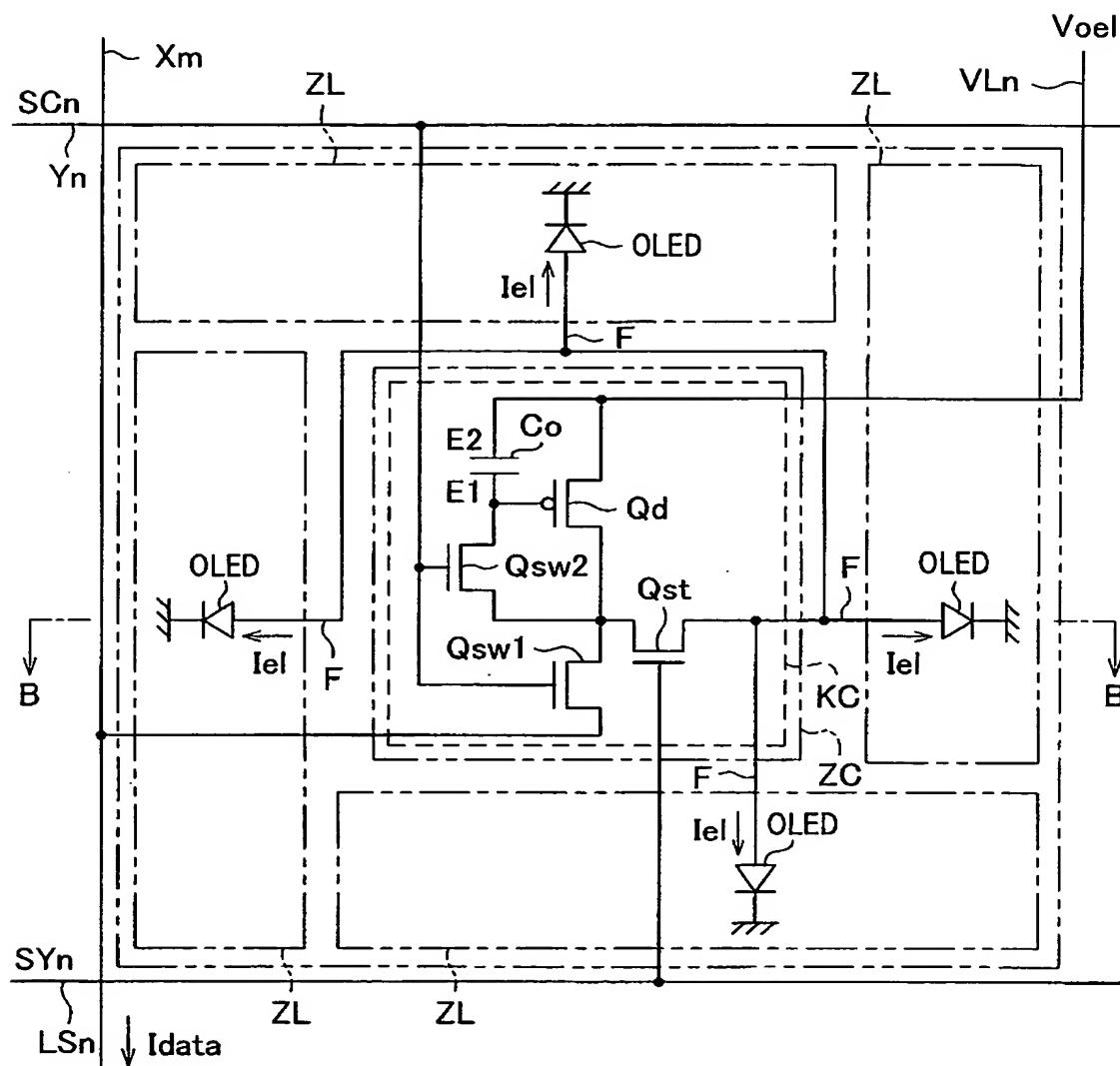
【図 6】



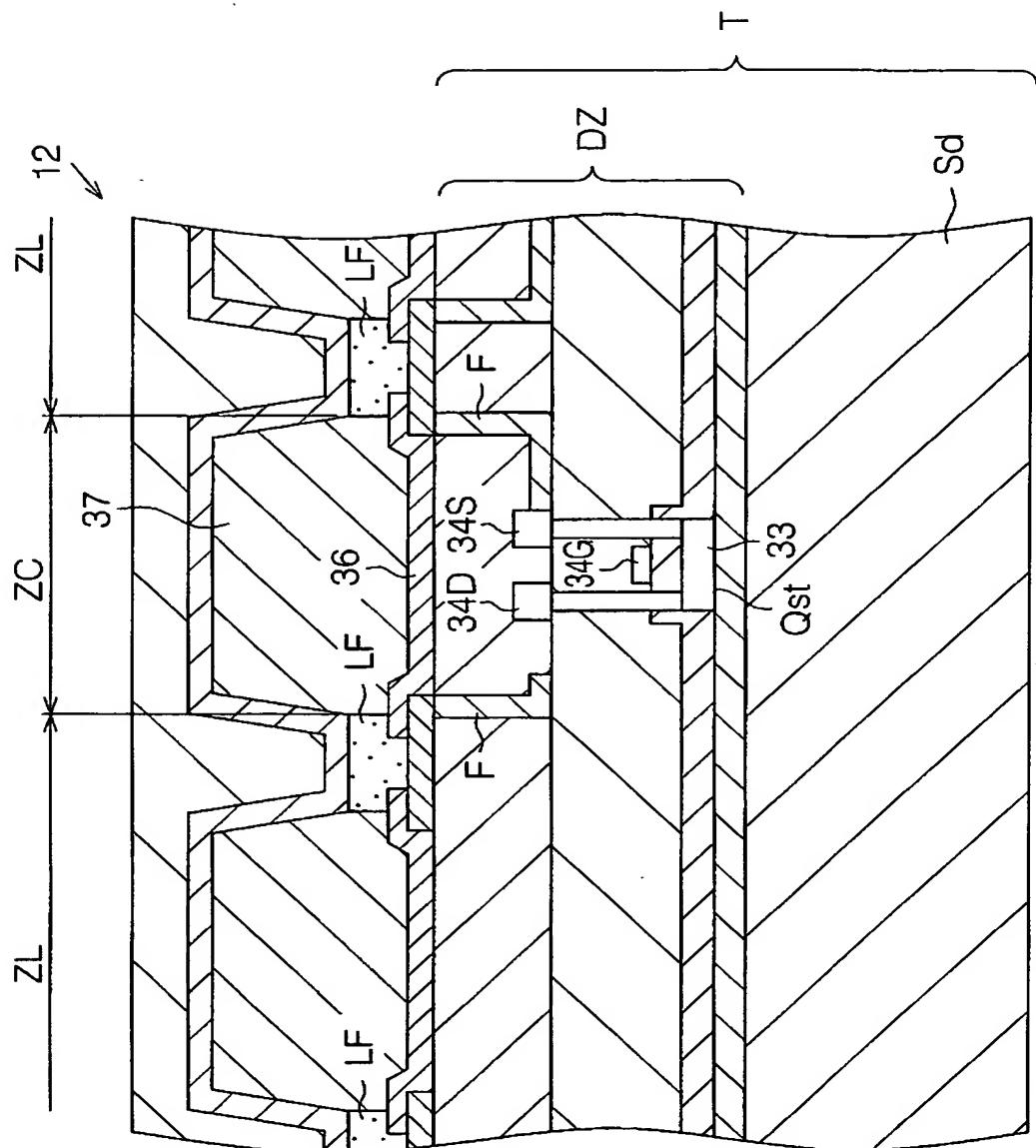
【図 7】



【図 8】



【図9】





【書類名】 要約書

【要約】

【課題】 製造バラツキが発生しても精度良く制御することができる電子回路、素子基板、電子装置、電気光学装置及び電子機器を提供する。

【解決手段】 表示パネル部に配置される画素 20 の略中央部を除く環状の形成領域に回路形成領域 Z C を形成した。また、その略中央部に発光領域 Z L を形成した。そして、前記回路形成領域 Z C に 1 つの駆動回路 K C を形成するとともに、前記発光領域 Z L に 4 個の有機 E L 素子 O L E D を形成した。また、前記駆動回路 K C と各有機 E L 素子 O L E D とを配線 F で並列接続した。

【選択図】 図 3

**認定・付加情報**

特許出願の番号 特願2003-097504  
受付番号 50300538482  
書類名 特許願  
担当官 第五担当上席 0094  
作成日 平成15年 4月 1日

## &lt;認定情報・付加情報&gt;

【提出日】 平成15年 3月31日

次頁無

出証特2003-3101080

特願2003-097504

出願人履歴情報

識別番号 [000002369]

1. 変更年月日 1990年 8月20日

[変更理由] 新規登録

住所 東京都新宿区西新宿2丁目4番1号  
氏名 セイコーエプソン株式会社